

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

IN RE APPLICATION OF: Yukitaka HORI, et al.

GAU:

SERIAL NO: NEW APPLICATION

EXAMINER:

FILED: HEREWITH

FOR: SEMICONDUCTOR DEVICE HAVING SEALING STRUCTURE FOR WIDE GAP TYPE  
SEMICONDUCTOR CHIP

**REQUEST FOR PRIORITY**

COMMISSIONER FOR PATENTS  
ALEXANDRIA, VIRGINIA 22313

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number \_\_\_\_\_, filed \_\_\_\_\_, is claimed pursuant to the provisions of **35 U.S.C. §120**.
- ☐ Full benefit of the filing date(s) of U.S. Provisional Application(s) is claimed pursuant to the provisions of **35 U.S.C. §119(e)**:  
Application No. \_\_\_\_\_ Date Filed \_\_\_\_\_
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of **35 U.S.C. §119**, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

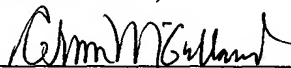
<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
Japan	2002-298626	October 11, 2002

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. \_\_\_\_\_ filed \_\_\_\_\_
- ☐ were submitted to the International Bureau in PCT Application Number \_\_\_\_\_  
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. \_\_\_\_\_ filed \_\_\_\_\_; and
- ☐ (B) Application Serial No.(s) \_\_\_\_\_  
☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,  
MAIER & NEUSTADT, P.C.

  
\_\_\_\_\_  
Marvin J. Spivak

Registration No. 24,913

C. Irvin McClelland  
Registration Number 21,124

Customer Number

**22850**

Tel. (703) 413-3000  
Fax. (703) 413-2220  
(OSMMN 05/03)

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日  
Date of Application:

2002年10月11日

出 願 番 号  
Application Number:

特願2002-298626

[ ST.10/C ]:

[ JP 2002-298626 ]

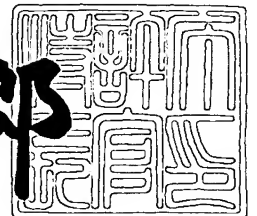
出 願 人  
Applicant(s):

三菱電機株式会社

2002年11月15日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

太田信一郎



出証番号 出証特2002-3089948

【書類名】 特許願  
【整理番号】 535689JP01  
【提出日】 平成14年10月11日  
【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/28  
H01L 21/56  
H01L 21/60  
H01L 23/02

【発明者】

【住所又は居所】 福岡県福岡市西区今宿東一丁目1番1号 福菱セミコン  
エンジニアリング株式会社内

【氏名】 保利 幸隆

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会  
社内

【氏名】 佐藤 克己

【発明者】

【住所又は居所】 福岡県福岡市西区今宿東一丁目1番1号 福菱セミコン  
エンジニアリング株式会社内

【氏名】 浅野 徳久

【特許出願人】

【識別番号】 000006013

【住所又は居所】 東京都千代田区丸の内二丁目2番3号

【氏名又は名称】 三菱電機株式会社

【代理人】

【識別番号】 100062144

【弁理士】

【氏名又は名称】 青山 葆

【選任した代理人】

【識別番号】 100086405

【弁理士】

【氏名又は名称】 河宮 治

【手数料の表示】

【予納台帳番号】 013262

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置

【特許請求の範囲】

【請求項 1】 半導体チップと、前記半導体チップの表主面上の主電極に電氣的に接続された外部電極と、前記半導体チップおよび前記主電極と前記外部電極との接続端部を、ガラスを主成分とする封止部材で封止した封止構造とを有する半導体装置であって、

前記半導体チップはワイドギャップの半導体素子からなり、

前記主電極の一部と前記外部電極間の接続は、銀を主成分とする高温融着ロー材を介して一体的に接合された構成であり、

前記ガラス封止部材の融点は前記高温融着ロー材の融点よりも低いことを特徴とする半導体装置。

【請求項 2】 外部電極と電氣的に接続された半導体チップと、前記半導体チップと前記外部電極の接続端部を、ガラスを主成分とする封止部材で封止した構造とを有する半導体装置であって、

前記半導体チップはワイドギャップの半導体素子からなり、

前記半導体チップと前記外部電極の接続端部との間が圧着接合されたことを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は半導体装置に関し、特に、炭化ケイ素または窒化ガリウムから成る半導体チップを基板に搭載し、チップ電極の接合を改善した高温動作可能な半導体装置に関する。

【0002】

【従来の技術】

各種半導体を利用したダイオード、トランジスタ、半導体レーザ、集積回路等の半導体デバイスが種々の分野で広く使用されているが、これらの半導体材料としては、汎用されているケイ素（Si）等の単一元素の半導体を用いたものが一般

的に使用されていた。

【 0 0 0 3 】

このような半導体デバイスの代表例として、家電機器やスイッチング電源に使用されている従来構成のデスクリートMOSFETの場合について説明する。

半導体材料として単一元素のケイ素で作成されたMOSFETチップの表面にはソース電極とゲート電極が形成され、チップ裏面にはドレイン電極が形成されている。このドレイン電極は金属フレーム上に錫を主成分とする半田材により半田付けされ、その後、超音波溶着等により接続された金属ワイヤを介して、ソース電極は外部ソース電極に、ゲート電極は外部ゲート電極に電氣的に接続される。次に、半田材の融点より低い温度で硬化するエポキシ樹脂等のモールド樹脂材により、MOSFETチップの表面及び金属ワイヤが露出しないように被覆して封止され、その後、樹脂硬化のための熱処理が施される。

【 0 0 0 4 】

このように、半導体チップ材料としては従来から単一元素のケイ素が汎用されているが、単一元素の半導体は熱的および化学的安定性、機械的強度等の耐環境性が低いという問題があった。

【 0 0 0 5 】

近年、耐環境性に優れた半導体材料として、ケイ素（Si）等の単一元素の半導体の代わりに、例えば、炭化ケイ素（SiC）、砒化ガリウム（GaAs）、窒化ガリウム（GaN）等の化合物半導体を用いたものが開発、実用化されつつある。

【 0 0 0 6 】

例えば、炭化ケイ素からなる半導体の環境温度とショットキー特性に関する技術において、炭化ケイ素半導体が熱に対して安定性があり、高温における素子の使用を可能にする技術が開示されている（例えば、特許文献1参照）。

【 0 0 0 7 】

また、炭化ケイ素からなる半導体が熱的に安定した特性を有し、高温における素子の使用を可能にし、大電力素子への適用を可能とする技術が開示されている（例えば、特許文献2参照）。

## 【 0 0 0 8 】

このように、炭化ケイ素や窒化ガリウムなどの化合物半導体はケイ素単体の半導体に比べてバンド間のエネルギーギャップが大きいため、熱的に安定性が大きく、炭化ケイ素や窒化ガリウム材で作成された半導体デバイスは、1000ケルビンまでの高温で動作することができ、高密度で配置することができる利点がある。

## 【 0 0 0 9 】

また、炭化ケイ素や窒化ガリウムは降伏電界がケイ素単体より約10倍も大きいので、ある電圧阻止能力に必要な空乏層の幅は非常に薄くできる。従って、半導体デバイスの電圧阻止状態において、高電圧が発生する可能性のある条件の下で動作する半導体デバイスにおいては、半導体材料として炭化ケイ素や窒化ガリウムを使用することが望ましい。換言すれば、ある電圧を維持するために必要とするデバイスの厚みは、炭化ケイ素や窒化ガリウムを材料とした半導体デバイスでは、ケイ素単体を材料としたデバイスの厚みより大幅に薄くできる利点がある。

## 【 0 0 1 0 】

したがって、カソード電極とアノード電極の距離は短くできるので、電極間距離にほぼ比例した電流通電時の電圧降下は小さくなる。即ち、電流通電時に発生する電圧降下による定常損失は小さくできる。この効果により、炭化ケイ素や窒化ガリウムを材料としたダイオードやスイッチングデバイスは、ケイ素単体を材料としたデバイスに比べて、スイッチング動作時の変換損失と上記定常損失を大幅に改善できることが期待される。また、炭化ケイ素等はケイ素単体の場合よりも高温で動作可能であるので、パワースwitchングデバイス等においてヒートシンクなどの素子冷却機構を簡素化できることが期待される。

## 【 0 0 1 1 】

一方、従来構成の半導体チップを被覆する封止部材の材料はエポキシ等の有機系樹脂であり、約200℃以上の温度では組成分解を起こし、これによって発生したイオンなどが半導体チップに付着し、半導体チップの特性を変化させるといった課題があった。また、ある限界温度以上の高温状態にさらされると発火す

るので、半導体チップが本来もつ耐熱性能を最大限に活かすことができなかった。

【 0 0 1 2 】

これに対して、半導体チップおよびその電極を封止するための部材として、エポキシ樹脂の代わりにガラス材を使用することにより、従来のエポキシ樹脂で封止していた場合の使用可能な温度限界  $170^{\circ}\text{C}$  を  $350^{\circ}\text{C} \sim 450^{\circ}\text{C}$  の高温まで使用可能とする技術が開示されている（例えば、特許文献 3 参照）。

【 0 0 1 3 】

【特許文献 1】

特開 2 0 0 0 - 1 0 6 4 4 4 号公報（段落 0 0 3 4 - 0 0 4 9、図 1 ～図 8）

【特許文献 2】

特開昭 6 4 - 6 5 8 7 0 号公報（1 ページ目、従来の技術）

【特許文献 3】

特開昭 6 2 - 2 0 5 6 3 5 号公報（図 1 ～図 4 に図示のガラス層 4）

【 0 0 1 4 】

【発明が解決しようとする課題】

しかしながら、上述のような従来の半導体デバイスにおいては、単に炭化ケイ素や窒化ガリウムの化合物半導体で作られた半導体デバイスに改善したとしても、ケイ素単体で作られたデバイスよりスイッチング動作時の変換損失と定常損失の二律背反の関係については改善できるものの、大電流を制御するデバイスの場合は発熱量はかなり大きくなる。

【 0 0 1 5 】

また、従来の構成では、半導体チップの電極と外部接続端子との接合を半田付構成としたので、作業工程に手間がかかり、生産性及び製造コストの観点から問題があった。

【 0 0 1 6 】

更には、半導体チップの電極と、外部接続端子との接合部において、半導体チップと外部接続端子との接触不良が起こらないように考慮する必要があり、また



、大電流を制御する場合は発熱量が大きくなるので、半導体チップの電極と外部接続端子との接合部において、高い放熱性を有するように構成する必要がある。

また、金属線に流れる電流が大きくなった場合、金属線の発熱や金属線の電圧降下が生じるといった問題があり、大型の半導体パワーモジュールを組み立てる場合は金属配線の数量が増加し、配線のために必要な時間が大きくなり、生産効率が低下するといった問題があった。

【0017】

そこで、炭化ケイ素や窒化ガリウムの化合物半導体で作成された半導体チップがその高温動作可能である本来の特性を活かすには、半導体チップおよびその電極を封止する封止材料を高温耐熱性にするとともに、半導体チップ表面の電極と外部取り出し電極との接合部も高温に耐える構成とすることが必要であり、且つ、上記接合部の構成において放熱効果の高い構成とすることが要請される。

【0018】

本発明は上記課題を解決するためになされたもので、電流通電時の電圧降下を抑制し、半導体チップの持つ高耐熱性能を最大限に引き出すことができ、小型、軽量化を達成した、信頼性の高い半導体装置を提供することを目的とする。

【0019】

また、半導体チップ表面の電極と外部取り出し電極接続端子との接合を改良して、作業工程を簡略にし、生産性及び製造コストの向上を図ることを目的とする。

【0020】

更には、半導体チップ表面の電極と、外部取り出し電極接続端子との接合部において、半導体チップと外部接続端子との接触抵抗を良好にするとともに、半導体チップが高温動作可能である本来の特性を活かすために、半導体チップ表面の電極と外部取り出し電極との接合部も高温に耐える構成とし、且つ、接合部の構成において高い放熱性を実現した半導体装置を提供することを目的とする。

【0021】

【課題を解決するための手段】

上記目的を達成するために、本発明に係る半導体装置は、炭化ケイ素または窒

化ガリウムからなる半導体チップと、チップ表面の電極等をガラスを主成分とする封止材料で封止し、チップの電極と外部取り出し電極端子部とを圧着または高温ろう材で一体化することにより放熱性を高めたものである。

#### 【 0 0 2 2 】

本発明の第 1 の態様に係る半導体装置は、半導体チップと、半導体チップの表主面上の主電極に電氣的に接続された外部電極と、半導体チップおよび主電極と前記外部電極との接続端部を、ガラスを主成分とする封止部材で封止した封止構造とを有する半導体装置であって、半導体チップはワイドギャップの半導体素子からなり、主電極の一部と前記外部電極間の接続は、銀を主成分とする高温融着ロー材を介して一体的に接合された構成であり、ガラス封止部材の融点は高温融着ロー材の融点よりも低いことを特徴とする。

#### 【 0 0 2 3 】

本発明の第 2 の態様に係る半導体装置は、外部電極と電氣的に接続された半導体チップと、半導体チップと外部電極の接続端部を、ガラスを主成分とする封止部材で封止した構造とを有する半導体装置であって、半導体チップはワイドギャップの半導体素子からなり、半導体チップと外部電極の接続端部との間が圧着接合されたことを特徴とする。

#### 【 0 0 2 4 】

#### 【発明の実施の形態】

以下、添付の図面を参照して本発明の実施の形態について説明する。本発明の実施の形態では、半導体装置として家電機器やスイッチング電源等を使用されるデスクリート MOSFET の場合を例示して説明しているが、本発明はこれに限定されるものではなく、MESFET 等の他の種々の半導体装置を用いた場合にも適用可能である。なお、各図において共通する要素には同一の符号を付し、重複する説明については省略している。

#### 【 0 0 2 5 】

#### (実施の形態 1)

図 1 (a) は本発明の実施の形態 1 に係る MOSFET を示す上面図であり、図 1 (b) は図 1 (a) の線 A - A' における断面図である。

同図に示すMOSFETにおいて、参照番号101は炭化ケイ素または窒化ガリウム材料で作成されたMOSFETチップであり、本実施の形態では、半導体チップはワイドギャップの半導体素子からなるチップとした。チップの表面にはソース電極102とゲート電極103が形成され、裏面にはドレイン電極104が形成されている。

#### 【0026】

このドレイン電極104は、外部ドレイン電極を構成する金属フレーム107の一端側上面上に高温融点のロー材108と一体的にロー付け接合される。このロー材108としては例えば銀を主成分とする高温融着材または共晶合金等が用いられ、通常の半田に比べ耐熱性に優れ、通電時に発生する熱を冷却機構（不図示）を介して効果的に外部に放熱する経路の一部を構成している。

#### 【0027】

ロー付けされた後、外部取り出し電極線となる金属ワイヤ109、110を超音波溶着等によりワイヤボンディングすることにより、ソース電極102は外部ソース電極105に、ゲート電極103は外部ゲート電極106に、それぞれ金属ワイヤ109、110を介して接続される。このように本実施の形態では、半導体チップ上の電極と外部電極との接続において通常の半田付けを使用しない接続構成としている。

#### 【0028】

次に、モールド材111として500°C程度の融点を持つ多成分ガラス等のガラス材111を加熱装置（不図示）等により加熱溶融させることにより、MOSFETチップ101の表面及び金属ワイヤ109、110が露出しないようにこれらの部材を被覆し、これを徐々に冷却、硬化させて封止処理を行う。このとき、ガラスモールド材111の融点（及び硬化点）は上述のロー材108の融点（及び硬化点）よりも充分低い温度である。これにより、MOSFETは400°C程度の高温状態でも動作可能となる。

#### 【0029】

このように、本実施の形態によれば、炭化ケイ素または窒化ガリウムからなる半導体チップと、チップ表面の電極等をガラスを主成分とする封止材料で封止し

耐熱性を高め、チップのドレイン電極と外部取り出し電極端子部とを高温ロー材で一体化したことにより効果的に放熱を行い、さらに、半導体チップと外部接続端子との接触抵抗を良好にするとともに、半導体チップが高温動作可能である本来の利点を活かすことができる。また、半導体チップをワイドギャップの半導体チップとしたことにより耐熱性を向上させている。

## 【 0 0 3 0 】

また、半導体チップ表面の電極と外部取り出し電極との接合部も高温ロー材で一体化したことにより、接合部自体も高温に耐える構成となり、且つ、接合部の構成において高い放熱性を実現できる。よって、高耐圧で低損失の利点をもち、さらに小型軽量化を可能にする半導体装置を実現できる。

## 【 0 0 3 1 】

## (実施の形態 2)

図 2 (a) は本発明の実施の形態 2 に係る半導体装置を示す上面図であり、図 2 (b) は図 2 (a) の線 B - B' における断面図である。同図に示す MOSFET において、炭化ケイ素または窒化ガリウムの化合物半導体材料で作成された MOSFET チップ 2 0 1 の表面にはソース電極 2 0 2 とゲート電極 2 0 3 が形成され、チップ裏面にはドレイン電極 2 0 4 が形成されている。このドレイン電極 2 0 4 は外部ドレイン電極を構成する金属フレーム 2 0 7 の一端部側の上面に密着して接するように配置されている。

## 【 0 0 3 2 】

ソース電極 2 0 2 上には外部ソース電極 2 0 5 の接続端面 2 0 5 a が後述する荷重付加手段により押圧された状態で接続され、同様に、ゲート電極 2 0 3 上には外部ゲート電極 2 0 6 の接続端面 2 0 6 a が荷重付加手段により押圧された状態で接続される。なお、本実施の形態では、実施の形態 1 の場合と同様に、半導体チップはワイドギャップの半導体素子からなるチップとした。

## 【 0 0 3 3 】

次に、このような各外部電極をチップ面上の各電極板に密着配置した状態で、500° C 程度の融点を持つ多成分ガラス材をモールド材 2 1 1 として実施の形態 1 と同様に溶融させることにより、MOSFET チップ 2 0 1 の表面が露出し

ないように、外部電極 2 0 5、2 0 6、2 0 7 の一部である接続端子部分を含めてこれら部材を被覆し封止処理を行う。このように半導体チップの各電極と、外部電極の接続端子とを圧接した状態でガラス材で樹脂封止している。

#### 【 0 0 3 4 】

ガラス材 2 1 1 による被覆、封止処理後は、ガラス材の熱収縮作用により、外部ソース電極 2 0 5 及び外部ゲート電極 2 0 6 に付加した荷重を取り去っても押圧された状態が保持されるので、MOSFET のソース 2 0 2、ゲート 2 0 3 及びドレイン 2 0 4 の各電極は外部電極 2 0 5、2 0 6 及び 2 0 7 とそれぞれ電氣的接触状態が良好に保持されている。

#### 【 0 0 3 5 】

##### (実施の形態 3)

以下、図 3 (a)、(b)、(c) を参照して本実施の形態 2 で説明した半導体装置の製造方法について説明する。図 3 (a)、(b)、(c) は図 2 (b) に示す半導体装置の各製造工程を模式的に説明するための断面図であり、同図に示す工程では、ソース電極 2 0 2 (またはゲート電極 2 0 3) に外部ソース電極 2 0 5 (または外部ゲート電極 2 0 6) の接続端部を押圧する手段として圧接子 3 1 2 を用いて荷重をかけることにより、各半導体チップの電極と外部電極接続端子とを電氣的に接続状態としている。図 3 (a) は半導体チップと各電極とを圧接子により押圧し、封止樹脂を注入した状態を示し、図 3 (b) は封止樹脂が完全に硬化した段階で圧接子を抜き去った状態を示し、図 3 (c) は封止樹脂が完全に硬化する前の半硬化状態で圧接子を抜いた後、封止樹脂が完全に硬化した状態を示す。

#### 【 0 0 3 6 】

即ち、図 3 (a) に示すように、ドレイン外部電極接続端子として機能する金属フレーム 2 0 7 の上面上にドレイン電極 2 0 4 を介して半導体チップ 2 0 1 の下面を当接するように載置する。次に、半導体チップ 2 0 1 の上面のソース電極 2 0 2 (またはゲート電極 2 0 3) の上面に板状の外部電極接続端子 2 0 5 (または 2 0 6) の一端側 2 0 5 a (2 0 6 a) の下面を当接させる。次に、外部電極接続端子 2 0 5 (または 2 0 6) の一端側 2 0 5 a (2 0 6 a) の上面を圧接

子 3 1 2 で圧接し、これらが圧接された状態で少なくとも半導体チップ 2 0 1 をガラス材 2 1 1 で封止する。好ましくは、半導体チップ 2 0 1 とともに、ソース、ゲートおよびドレインの各電極と、上記外部電極接続端子 2 0 5, 2 0 6, 2 0 7 の上記一端側も含めてガラス封止材 2 1 1 で封止する。封止部材により各電極と外部電極接続端子部も封止されることにより、良好な接続状態が保持されるとともに、機械的強度も向上できる。

## 【 0 0 3 7 】

次に、図 3 ( b ) に示すように、ガラス封止材 2 1 1 が完全に硬化した段階で圧接子 3 1 2 を抜き去って圧接を解除する。このときガラス封止材 2 1 1 内に圧接子 3 1 2 の挿入および抜き去りにより孔部 3 1 3 が形成され、この孔部 3 1 3 は外部電極接続端子 2 0 5 ( または 2 0 6 ) の一端側 2 0 5 a ( 2 0 6 a ) の上面部まで達する深さとなる。

## 【 0 0 3 8 】

または、好ましくは図 3 ( c ) に示すように、ガラス封止材 2 1 1 が完全に硬化する前の硬化途中の適当な段階で圧接子 3 1 2 を抜き去って圧接を解除してもよい。この場合は、ガラス封止材 2 1 1 内に圧接子 3 1 2 の挿入および抜き去りにより形成された孔部 3 1 3 ' は、図 3 ( b ) の場合よりも浅く形成され、外部電極接続端子 2 0 5 ( または 2 0 6 ) の一端側 2 0 5 a ( 2 0 6 a ) の上面部は、ガラス封止材 2 1 1 が完全に硬化するにつれて封止材で充填、被覆される。

## 【 0 0 3 9 】

上記構成により、実施の形態 1 で使用した金属ワイヤの超音波溶着等を必要とせず、加工が簡単で、電流通電によるワイヤ線の金属疲労のない半導体装置を提供できる。また、圧着部の温度サイクル等による疲労がない高温動作が可能で、且つ、信頼性の高い半導体装置を提供できる。

## 【 0 0 4 0 】

半導体チップの電極と、外部接続端子との接合を半田レスとしたので、作業工程の省略による、生産性の向上、または、耐熱性の向上を図れるだけでなく、製造コストの低減を図ることができ、更には、半導体チップの電極と、外部接続端子とを圧接した状態で樹脂封止するので、前記半導体チップと前記外部接続端子

との接触抵抗も良好な半導体装置を提供できる。

【 0 0 4 1 】

また、チップの電極と外部取り出し電極端子部とを圧着したことにより、放熱性を高めることができる。

【 0 0 4 2 】

また、外部電極取り出し部として金属線を用いないので、大電流を制御する場合でも、金属線の発熱や金属線の電圧降下が生じることがない。

【 0 0 4 3 】

また、大型の半導体パワーモジュールを組み立てる場合でも、金属配線のために必要な時間が削減され、生産効率が向上できる。

【 0 0 4 4 】

また、半導体チップをワイドギャップの半導体チップとしたことにより、耐熱性を更に向上させることができる。

【 0 0 4 5 】

なお、好ましい実施の形態では、半導体チップ面に形成された電極板と外部電極の接続端面との接続を、圧接子を用いて荷重をかける代わりに、実施の形態 1 で説明したように、銀を主成分とする高温融着ロー材を介在させて一体的に接合してもよい。

【 0 0 4 6 】

【発明の効果】

以上説明したように、本発明の第 1 の態様によれば、炭化ケイ素または窒化ガリウムからなる半導体チップと、チップ表面の電極等をガラスを主成分とする封止材料で封止し耐熱性を高め、チップの電極と外部電極端子部とを高温ろう材で一体化したことにより放熱効果を高め、半導体チップと外部接続端子との接触抵抗を良好にするとともに、半導体チップが高温動作可能である本来の利点を活かすことができる。また、半導体チップをワイドギャップの半導体チップとしたことにより耐熱性を更に向上させることができる。

【 0 0 4 7 】

また、本発明の第 2 の態様によれば、半導体チップの電極と、外部接続端子と

の接合を半田レスとしたので、作業工程の省略による、生産性の向上が図れるとともに、耐熱性の高め、製造コストの低減を図ることができ、更には、半導体チップの電極と、外部接続端子との圧接した状態で封止部材で封止するので、半導体チップと外部接続端子との接触抵抗も良好な半導体装置を提供できる。

【図面の簡単な説明】

【図 1】 本発明にかかる 1 実施の形態の半導体装置を示し、(a) は実施の形態 1 に係る半導体装置を示す上面図であり、(b) は (a) の線 A - A' における断面図である。

【図 2】 本発明にかかる他の実施の形態の半導体装置を示し、(a) は実施の形態 2 に係る半導体装置を示す上面図であり、(b) は (a) の線 B - B' における断面図である。

【図 3】 図 2 に示す半導体装置の各製造工程を模式的に説明するための断面図であり、(a) は半導体チップと各電極とを圧接子により押圧し封止樹脂を注入した状態を示し、(b) は封止樹脂が完全に硬化した段階で圧接子を抜き去った状態を示し、(c) は封止樹脂が完全に硬化する前に圧接子を抜いた場合を示す。

【符号の説明】

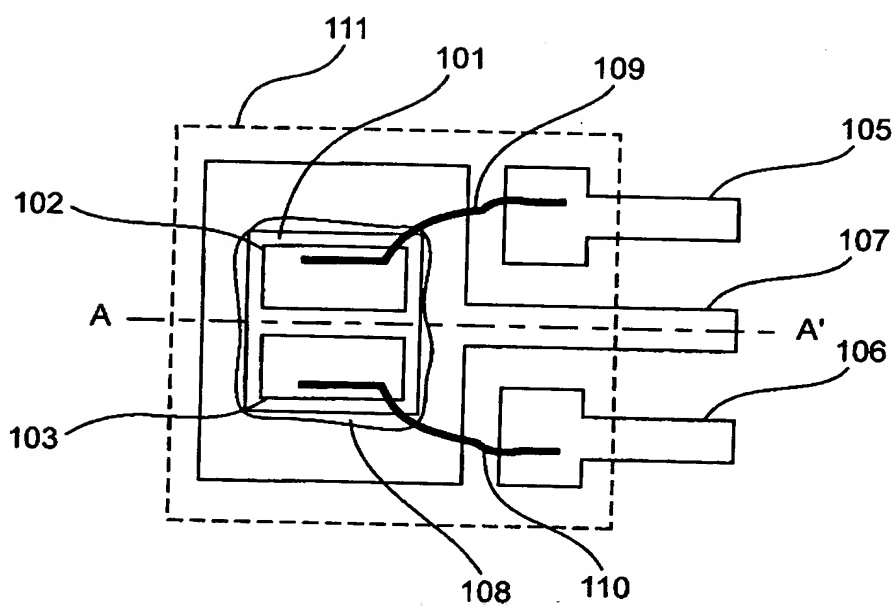
1 0 1, 2 0 1 半導体チップ、 1 0 2, 2 0 2 ソース電極、 1 0 3, 2 0 3 ゲート電極、 1 0 4, 2 0 4 ドレイン電極、  
1 0 5, 2 0 5 外部ソース電極、 1 0 6, 2 0 6 外部ゲート電極、  
1 0 7, 2 0 7 金属フレーム、 1 0 8 高融点ロー材、 1 0 9,  
1 1 0 金属ワイヤ、 1 1 1, 2 1 1 封止部材、 2 0 5 a, 2 0 6 a  
外部電極の接続端子部。



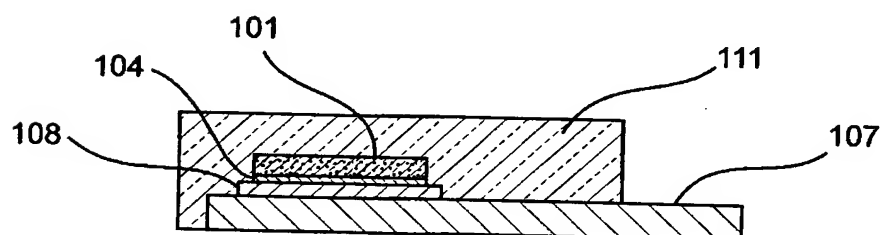
【書類名】 図面

【図 1】

(a)

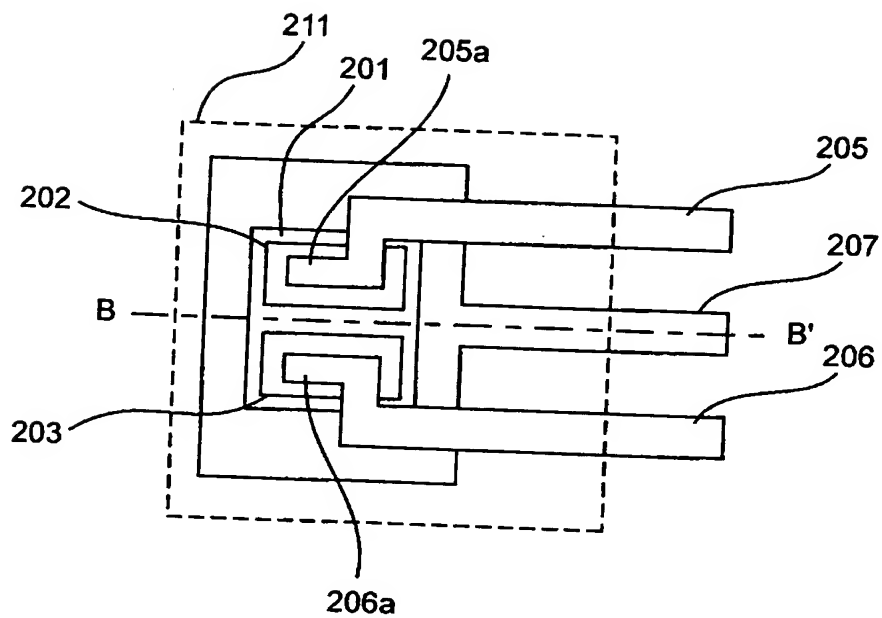


(b)

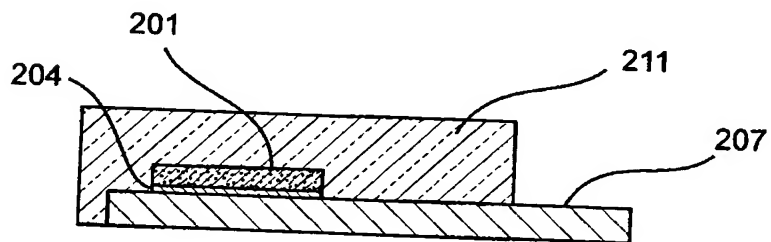


【図 2】

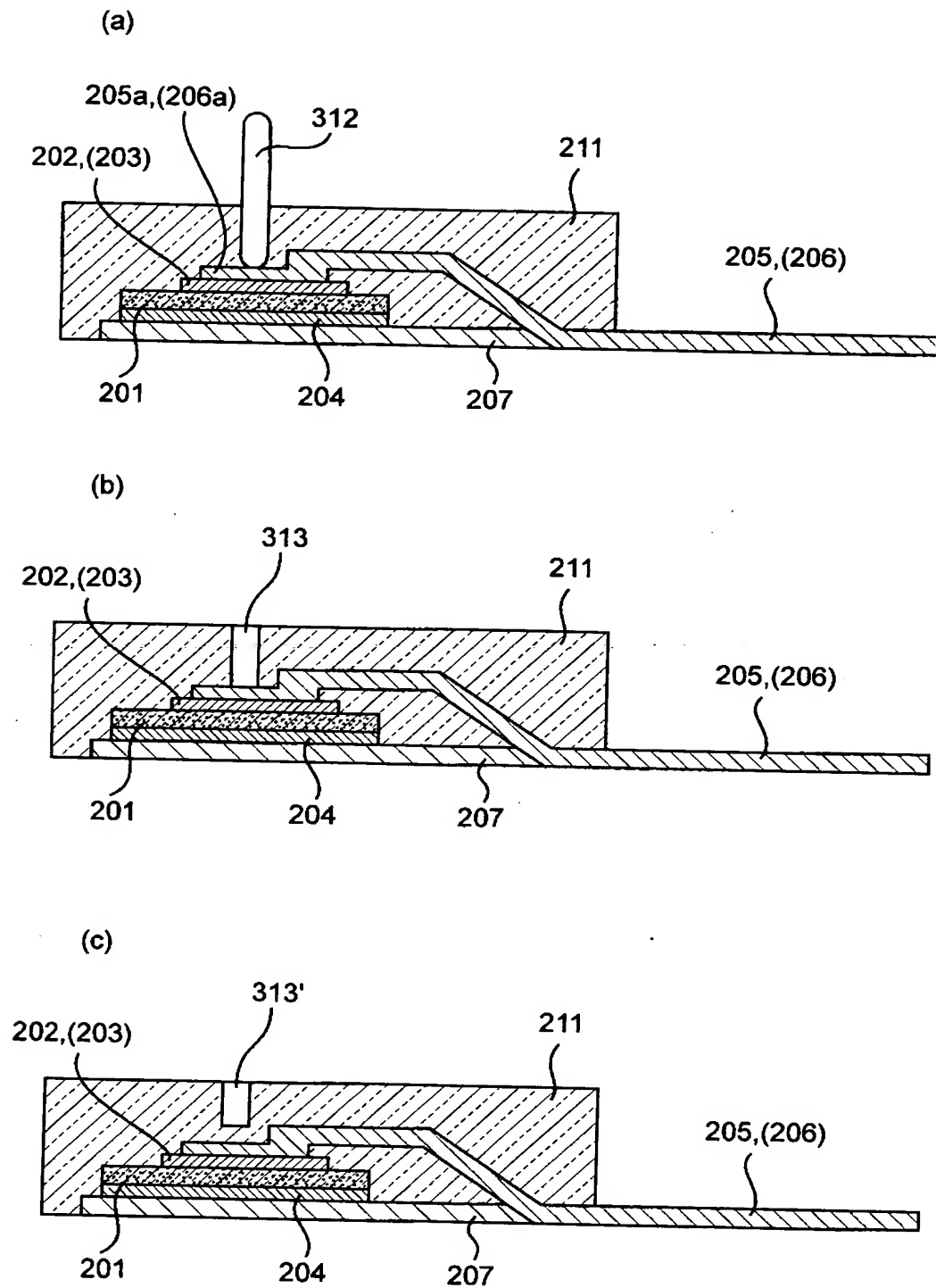
(a)



(b)



【図 3】



【書類名】            要約書

【要約】

【課題】    耐熱性の向上を図り半導体チップと外部接続端子との接触抵抗が良好な半導体装置を提供する。

【解決手段】    半導体チップ（201）と外部電極の接続端部は、ガラスを主成分とする封止部材（211）で封止され、半導体チップはワイドギャップの半導体素子からなり、半導体チップの電極板（202，203，204）と外部電極（205，206，207）の接続端部とが圧接子により圧着接合された。

【選択図】            図 2

出 願 人 履 歴 情 報

識別番号

[000006013]

1. 変更年月日

1990年 8月24日

[変更理由]

新規登録

住 所

東京都千代田区丸の内2丁目2番3号

氏 名

三菱電機株式会社